

**IEEE EDS Escuela de Verano en Dispositivos Semiconductores,
Circuitos Integrados y Tecnologías Microelectrónicas
Emergentes 2026**

***IEEE EDS Summer School on Semiconductor Devices, Integrated
Circuits, and Emerging Microelectronics Technologies 2026***

Centro de Investigación y de Estudios Avanzados del Instituto Politécnico Nacional
Departamento de Ingeniería Eléctrica – Sección de Electrónica del Estado Sólido

Centro de Nanociencias y Micro y Nanotecnologías del Instituto Politécnico Nacional
Universidad Autónoma Metropolitana Unidad Azcapotzalco

Innovabienestar de México – Proyecto Kutsari

IEEE Electron Devices Society

Objetivo: Promover las vocaciones en las áreas de investigación y desarrollo tecnológico de dispositivos semiconductores y circuitos integrados mediante un modelo teórico-práctico que brinde acercamiento a herramientas de diseño, simulación y prototipado de nivel profesional, así como acceso a laboratorios e instalaciones de alta tecnología para la fabricación y caracterización de dispositivos electrónicos basados en materiales semiconductores.

Sedes:

1. Sección de Electrónica del Estado Sólido, Departamento de Ingeniería Eléctrica, Cinvestav Unidad Zacatenco – Av. Instituto Politécnico Nacional 2508, San Pedro Zacatenco, Gustavo A. Madero, 07360 Ciudad de México, CDMX
2. Centro de Nanociencias y Micro y Nanotecnologías del IPN – Av. Luis Enrique Erro s/n, Nueva Industrial Vallejo, Gustavo A. Madero, 07700 Ciudad de México, CDMX
3. Departamento de Electrónica, Universidad Autónoma Metropolitana Unidad Azcapotzalco – Av San Pablo Xalpa 180, San Martín Xochinahuac, Azcapotzalco, 02128 Ciudad de México, CDMX



La Sección de Electrónica del Estado Sólido del Departamento de Ingeniería del Cinvestav cultiva las actividades relacionadas con los materiales y dispositivos semiconductores. Se puede afirmar que la SEES tiene presencia en prácticamente todos los centros de investigación del país relacionados con estas áreas, ya sea porque sus egresados se encuentran laborando en esos lugares o porque existan actividades de colaboración.

La Sección de Electrónica del Estado Sólido del Departamento de Ingeniería Eléctrica del Cinvestav tiene una planta de 19 investigadores formados en instituciones extranjeras, así como dentro del mismo Cinvestav. En la SEES se cultivan los diferentes campos de los semiconductores, se realiza investigación de nuevos materiales para dispositivos electrónicos, se desarrollan procesos de fabricación y caracterización de dispositivos con semiconductores y se diseñan y aplican circuitos integrados de alta escala de integración (VLSI).

<https://www.cinvestav.mx/zacatenco/ie/electronica-del-estado-solido>



El Departamento de Ingeniería Eléctrica tiene una planta de 36 investigadores formados en el Cinvestav y en diferentes países, lo que aporta una diversidad de experiencias para cultivar cada una de las líneas de investigación que se han consolidado y siempre a la vanguardia científica internacional. Nuestra área del conocimiento nos impulsa a buscar y proponer soluciones científicas y tecnológicas lo que permite igualmente una vinculación natural con la industria, el sector social y de servicios, tal como se establece en el decreto de creación del Cinvestav, siendo uno de los departamentos fundadores y el primero en el país en ofrecer un posgrado en Ingeniería Eléctrica.

El Departamento de Ingeniería Eléctrica ofrece programas de Maestría y Doctorado en Ciencias en la Especialidad de Ingeniería Eléctrica con las opciones académicas en Bioelectrónica, Comunicaciones, Electrónica del Estado Sólido y Mecatrónica.

<https://www.cinvestav.mx/zacatenco/ingenieria-electrica>

Taller 1: Diseño de Circuitos Integrados Digitales con Synopsys EDA

Descripción: Taller teórico-práctico del flujo de diseño digital de circuitos integrados CMOS (RTL2GDS) con entrenamiento en el uso de herramientas EDA profesionales de Synopsys.

Recursos:

- Estaciones de trabajo con S.O. Linux y/o conexión SSH/VNC
- IDE de programación (VS Code, Antigravity, etc.)
- Repositorio de diseño para el curso (GitHub, etc.)
- Acceso a la suite de Synopsys (VCS, Verdi, VC Formal, Design Compiler, Formality, IC Compiler II) a través del convenio académico institucional (SARA) con el Cinvestav.

Programa:

IEEE EDS Escuela de Verano en Dispositivos Semiconductores, Circuitos Integrados y Tecnologías Microelectrónicas Emergentes 2026

Periodo: 6 al 10 de julio de 2026

Suite: Synopsys EDA

Acceso a: VCS, Verdi, VC Formal, Design Compiler, Formality, IC Compiler II

Participación: 30 asistentes

Horario	Lunes, 6 de julio	Martes, 7 de julio	Miércoles, 8 de julio	Jueves, 9 de julio	Viernes, 10 de julio
8:50 - 9:50	Opening ceremony ATPlon Semiconductors	Functional Verification Systemverilog Testbench	Logic Synthesis	Physical Synthesis: Floorplan	Final Project
09:50 - 10:50	Merck				
10:50 - 11:00	Break	Break	Break	Break	Break
11:00 - 13:00	Introduction Design Flow	LAB 2 VCS + Verdi	LAB 4 Design Compiler	LAB 6 IC Compiler II	Final Project
13:00 - 15:00	Lunch	Lunch	Lunch	Lunch	Lunch
15:00 - 16:20	RTL Modeling Verilog+ Systemverilog	Formal Properties Verification Code Coverage	Logic Equivalence Checking Gate-Level Simulation	Physical Synthesis: Place & Route	Final Project
16:20 - 16:40	Break	Break	Break	Break	Break
16:40 - 18:00	LAB 2 IDE, Makefile, Vlogun, VCS	LAB 3 VC Formal VCS + Verdi	LAB 5 Formality VCS + Verdi	LAB 6 IC Compiler II	Final Project

Entregables:

- Diseño RTL
- Diseño físico (Layout)
- Reportes de los ejercicios realizados durante el taller.

Instructores:

Dr. Benito Granados Rojas	Innovabienestar de México
Dr. Yoanlys Hernández Barrios	Centro de Investigación y de Estudios Avanzados del IPN
M en C. Irving Vallarta Ramírez	Centro de Investigación en Computación IPN

Taller 2: Introducción a la Fabricación de Dispositivos MOS

Descripción: Se abordarán aspectos tecnológicos clave para la industria de fabricación de circuitos integrados. De esta forma, los participantes conocerán los procesos básicos en los que se basa la tecnología convencional de silicio, adquirirán experiencia sobre flujos de trabajo y accederán a los laboratorios destinados para la fabricación de dispositivos semiconductores.

Recursos:

- Auditorio o aula para la impartición de la teoría introductoria, así como el equipo pertinente para la proyección de las presentaciones.
- Acceso a los laboratorios de fotolitografía, metalización y oxidación de obleas de silicio.
- Recursos materiales para la elaboración de actividades dentro de los laboratorios.
- Cupo máximo de 10 estudiantes por laboratorio.

Programa:

IEEE EDS Escuela de Verano en Dispositivos Semiconductores, Circuitos Integrados y Tecnologías Microelectrónicas Emergentes 2026

Periodo: 6 al 10 de julio de 2026
Temática: Dispositivos semiconductores
Acceso a: Laboratorios e instalaciones especializadas
Participación: 10 asistentes

Horario	Lunes, 6 de julio	Horario	Martes, 7 de julio	Horario	Miércoles, 8 de julio	Horario	Jueves, 9 de julio	Horario	Viernes, 10 de julio
8:30 - 8:50	Opening Ceremony			9:00 - 10:00	Kahoot!				
8:50 - 9:45	Infineon			10:00 - 11:00	Anyover	9:00 - 10:50	Micron Verificación de memorias	9:00 - 11:00	ASU Virtual
9:45 - 10:40	Merck								
10:40 - 11:00	Break	10:40 - 11:00	Break	11:00 - 11:20	Break	10:50 - 11:10	Break	11:00 - 11:20	Break
11:00 - 12:30	QSM-Semiconductores Semiconductores Una Mirada al Estado Actual de la Tecnología y el Mercado Global	11:00 - 12:30	Retos y control de procesos en la producción de diodos ultrarrápidos: Corrientes de fuga (RF) y voltaje de ruptura (Vbr)	11:20 - 12:20	KMOX Fundamentos de Operación del SMU Trazador de curvas para curvas IV	11:10 - 13:00	Intel Verificación en silicio	11:20 - 15:00	Circuitry Diseño Analógico
12:30 - 14:00	Lunch	12:30 - 13:30	Aspectos básicos de celdas solares: Introducción a semiconductores y celdas solares	12:20 - 14:00	Lunch	13:00 - 14:00	Lunch		
14:00 - 15:30	Introducción a la fabricación de Dispositivos MOS Proceso tecnológicos - Parte I	13:30 - 14:00	Aspectos básicos de celdas solares: Avances en celdas solares de perovskita	14:00 - 15:30	Taller Teórico/Práctico Caracterización de materiales	14:00 - 15:30	EcoNanoMateriales Luz, Energía y Medio Ambiente		
15:30 - 16:00	Break	14:00 - 16:00	Lunch	15:30 - 16:00	Break	15:30 - 16:00	Break		
16:00 - 18:00	Introducción a la fabricación de Dispositivos MOS Proceso tecnológicos - Parte II	16:00 - 17:00	Demostración práctica de celdas solares de perovskita: Depósito de capas de perovskita y transportadoras de carga	16:00 - 18:00	Taller Teórico/Práctico Caracterización de materiales	16:00 - 18:00	EcoNanoMateriales Luz, Energía y Medio Ambiente		
		17:00 - 18:00	Demostración práctica de celdas solares de perovskita: Realización y caracterización de celdas solares						

Entregables:

- Muestras con capacitores MOS: Cr/Si/SiO₂/Al

Instructores:

Dr. Iván Salvador Garduño Vértiz	Centro de Investigación y de Estudios Avanzados del IPN
Dr. José Guadalupe Sánchez López	
Dr. Jorge Rodrigo Mora Viquez	
Dr. Esteban Díaz Torres	

Taller 3: **Celdas solares y diodos de alto desempeño**

Descripción:

1. Retos y control de procesos en la producción de diodos ultrarrápidos: corrientes de fuga (I_R) y voltaje de ruptura (V_{br})

La fabricación de diodos ultrarrápidos tipo P+/N-/N+ depende críticamente del control del perfil de dopaje, la vida media de portadores y los defectos cristalinos. Estos dispositivos se elaboran sobre una oblea N+ con una capa epitaxial N- de aproximadamente 100 μm , donde posteriormente se difunde boro para formar la región P+. Los parámetros eléctricos finales, como T_{rr} , V_f , V_{br} y la corriente de fuga, son extremadamente sensibles a pequeñas variaciones de proceso.

El crecimiento epitaxial N- es uno de los procesos más críticos, ya que el espesor y dopaje de esta capa determinan el voltaje de ruptura, la resistencia serie y parte importante de la recuperación inversa. Asimismo, defectos cristalinos o contaminación metálica pueden generar fugas y degradar el V_{br} .

La difusión P+ también es fundamental porque define la profundidad de la unión, la eficiencia de inyección y el comportamiento del campo eléctrico superficial, afectando directamente V_f , T_{rr} y la robustez del dispositivo.

El proceso más delicado es el control del tiempo de vida mediante Au o Pt, utilizado para reducir el T_{rr} favoreciendo la recombinación de portadores. Sin embargo, un exceso de recombinación incrementa V_f , fugas y puede reducir V_{br} .

2. Celdas solares basadas en materiales perovskita

Explicar lo que son y cómo funcionan las celdas solares en general, así como los métodos de fabricación de este tipo de dispositivos electrónicos basados en materiales perovskita. Se mostrará también cómo se hace la caracterización de los materiales y de los dispositivos fabricados, relacionándolos con los avances en uno de los laboratorios de la planta piloto.

Recursos:

1a. Equipo de proyección mediante Power Point.

2a. Para los aspectos básicos se hará en un auditorio o salón de clase con pizarrón, computadora y proyector.

2b. La demostración práctica se realizará en los laboratorios a cargo del Dr. Arturo Morales.

2c. Un número apropiado de participantes es de mínimo 5 a 10 máximo.

Programa:

IEEE EDS Escuela de Verano en Dispositivos Semiconductores, Circuitos Integrados y Tecnologías Microelectrónicas Emergentes 2026

Periodo: 6 al 10 de julio de 2026

Temática: Dispositivos semiconductores

Acceso a: Laboratorios e instalaciones especializadas

Participación: 10 asistentes

Horario	Lunes, 6 de julio	Horario	Martes, 7 de julio	Horario	Miércoles, 8 de julio	Horario	Jueves, 9 de julio	Horario	Viernes, 10 de julio
8:30 - 8:50	Opening Ceremony								
8:50 - 9:45	Infineon			9:00 - 10:00	Kahoot!				
9:45 - 10:40	Merck	8:50 - 10:40	Micross ATP	10:00 - 11:00	Anyover	9:00 - 10:50	Micron Verificación de memorias	9:00 - 11:00	ASU Virtual
10:40 - 11:00	Break	10:40 - 11:00	Break	11:00 - 11:20	Break	10:50 - 11:10	Break	11:00 - 11:20	Break
11:00 - 12:30	QSM-Semiconductores Semiconductores Una Mirada al Estatus Actual de la Tecnología y el Mercado Global	11:00 - 12:30	Retos y control de procesos en la producción de diodos ultrarrápidos: Corrientes de fuga (IR) y voltaje de ruptura (Vbr)	11:20 - 12:20	KMOX Fundamentos de Operación del SMU Trazador de curvas para curvas IV	11:10 - 13:00	Intel Verificación en silicio	11:20 - 15:00	Circuitry Diseño Analógico
12:30 - 14:00	Lunch	12:30 - 13:30	Aspectos básicos de celdas solares: Introducción a semiconductores y celdas solares	12:20 - 14:00	Lunch	13:00 - 14:00	Lunch		
14:00 - 15:30	Introducción a la fabricación de Dispositivos MOS Proceso tecnológicos - Parte I	13:30 - 14:00	Aspectos básicos de celdas solares: Avances en celdas solares de perovskita	14:00 - 15:30	Taller Teórico/Práctico Caracterización de materiales	14:00 - 15:30	EcoNanoMateriales Luz, Energía y Medio Ambiente		
15:30 - 16:00	Break	14:00 - 16:00	Lunch	15:30 - 16:00	Break	15:30 - 16:00	Break		
16:00 - 18:00	Introducción a la fabricación de Dispositivos MOS Proceso tecnológicos - Parte II	16:00 - 17:00	Demostración práctica de celdas solares de perovskita: Depósito de capas de perovskita y transportadores de carga	16:00 - 18:00	Taller Teórico/Práctico Caracterización de materiales	16:00 - 18:00	EcoNanoMateriales Luz, Energía y Medio Ambiente		
		17:00 - 18:00	Demostración práctica de celdas solares de perovskita: Realización y caracterización de celdas solares						

Entregables:

Instructores:

Dr. Yasuhiro Matsumoto	Centro de Investigación y de Estudios Avanzados del IPN
Dr. Arturo Morales Acevedo	
Dr. David Mateus Torres Herrera	
Dr. Gaspar Casados Cruz	
QFB Rosa María Nava	
M.C. Perla Judith Vázquez González	

Taller 4: Síntesis y caracterización de óxidos semiconductores

Descripción: Está orientado a proporcionar una formación integral en los métodos de obtención y análisis de materiales semiconductores basados en óxidos metálicos. A lo largo del programa, los estudiantes desarrollarán conocimientos básicos en la obtención de estos materiales mediante técnicas avanzadas de síntesis, así como en su caracterización estructural y óptica. Se abordarán metodologías de síntesis como pirólisis por pulverización (espray pirólisis), sol-gel, así como técnicas de recubrimiento por inmersión (dip coating) y Spin coating las cuales permiten obtener polvos películas delgadas con propiedades controladas. Posteriormente, se realizará la caracterización estructural empleando difracción de rayos X (DRX), con el objetivo de determinar fases cristalinas, parámetros de red y grado de cristalinidad. Finalmente, se llevarán a cabo caracterizaciones ópticas, enfocadas en el análisis de propiedades de absorción, transmisión y emisión, fundamentales para aplicaciones en dispositivos electrónicos y fotónicos.

Este curso combina fundamentos teóricos con prácticas experimentales, brindando a los participantes las herramientas necesarias para comprender la relación entre los métodos de síntesis, la estructura cristalina y las propiedades ópticas de los óxidos semiconductores.

Programa:

IEEE EDS Escuela de Verano en Dispositivos Semiconductores, Circuitos Integrados y Tecnologías Microelectrónicas Emergentes 2026

Periodo:
Temática:
Acceso a:

6 al 10 de julio de 2026
Dispositivos semiconductores
Laboratorios e instalaciones especializadas

Participación: 10 asistentes

Horario	Lunes, 6 de julio	Horario	Martes, 7 de julio	Horario	Miércoles, 8 de julio	Horario	Jueves, 9 de julio	Horario	Viernes, 10 de julio
8:30 - 8:50	Opening Ceremony								
8:50 - 9:45	Infineon			9:00 - 10:00	Keehoot!				
9:45 - 10:40	Merck	8:50 - 10:40	Micros ATP	10:00 - 11:00	Anyover	9:00 - 10:50	Micron Verificación de memorias	9:00 - 11:00	ASU Virtual
10:40 - 11:00	Break	10:40 - 11:00	Break	11:00 - 11:20	Break	10:50 - 11:10	Break	11:00 - 11:20	Break
11:00 - 12:30	QSM-Semiconductores Semiconductores Una Mirada al Estatus Actual de la Tecnología y el Mercado Global	11:00 - 12:30	Retos y control de procesos en la producción de diodos ultrarrápidos: Corrientes de fuga (IR) y voltaje de ruptura (Vbr)	11:20 - 12:20	KNOX Fundamentos de Operación del SMU Trazador de curvas para curvas IV	11:10 - 13:00	Intel Verificación en silicio	11:20 - 15:00	Circuitry Diseño Analógico
12:30 - 14:00	Lunch	12:30 - 13:30	Aspectos básicos de celdas solares: Introducción a semiconductores y células solares	12:20 - 14:00	Lunch	13:00 - 14:00	Lunch		
14:00 - 15:30	Introducción a la fabricación de Dispositivos MOS Proceso tecnológicos - Parte I	13:30 - 14:00	Aspectos básicos de celdas solares: Avances en células solares de perovskita	14:00 - 15:30	Taller Teórico/Práctico Caracterización de materiales	14:00 - 15:30	EcoNanoMateriales Luz, Energía y Medio Ambiente		
15:30 - 16:00	Break	14:00 - 16:00	Lunch	15:30 - 16:00	Break	15:30 - 16:00	Break		
16:00 - 18:00	Introducción a la fabricación de Dispositivos MOS Proceso tecnológicos - Parte II	16:00 - 17:00	Demostración práctica de celdas solares de perovskita: Deposito de capas de perovskita y transportadores de carga	16:00 - 18:00	Taller Teórico/Práctico Caracterización de materiales	16:00 - 18:00	EcoNanoMateriales Luz, Energía y Medio Ambiente		
		17:00 - 18:00	Demostración práctica de celdas solares de perovskita: Realización y caracterización de células solares						

Recursos:

- Auditorio o aula para la impartición de la teoría básica, así como uso de pantalla o proyector.

- Acceso a laboratorios de uso común ubicados en la denominada “planta piloto”
- Cupo máximo de 10 estudiantes por laboratorio.

Entregables: N/A

Instructores:

Dra. María de la luz Olvera Amador	Centro de Investigación y de Estudios Avanzados del IPN (CINVESTAV)
Dr. Jorge Rodrigo Mora Viquez	
Dr. Jacobo Martínez Reyes	

TALLER 5: PRUEBAS ELÉCTRICAS DE DISPOSITIVOS SEMICONDUCTORES COMERCIALES CON SMU-2450 DE KEITHLEY

Descripción:

Uso, configuración y aplicación práctica del instrumento *Keithley 2450 SourceMeter*®, equipo de medición de precisión ampliamente utilizado en laboratorios de electrónica, investigación y control de calidad industrial.

El contenido está basado en el Manual del Usuario oficial (2450-900-01E, agosto 2019), notas de aplicación de *Keithley Instruments* y hojas de datos de los dispositivos a medir.

El *Keithley 2450 SourceMeter*® es un instrumento de medición y generación de señales (SMU, Source Measure Unit) que combina en un solo equipo las funciones de:

- Fuente de voltaje o corriente programable.
- Medidor de voltaje, corriente y resistencia de alta precisión.
- Carga electrónica controlada.
- Sistema de adquisición de datos y graficación en tiempo real.

Su diseño permite aplicar un voltaje o corriente al dispositivo bajo prueba (DUT) y medir simultáneamente la respuesta eléctrica, facilitando el análisis de comportamiento de materiales, componentes o circuitos electrónicos.

- Medición de corriente de fuga en capacitores.
- Evaluación de resistencia de aislamiento en cables o materiales dieléctricos.
- Caracterización de curvas I-V en diodos, transistores y FETs.
- Ensayos de baterías recargables y celdas solares.

Recursos:

1. Laboratorio de Comunicaciones (F-301) del Departamento de Electrónica, Sede 3.
2. Pizarrón, computadora y proyector para el expositor.
3. 2 SMU 2450 por mesa de trabajo, cables banana-pinza aislados, (Model 8608 High-Performance Clip Lead Set).
4. Computadora con software *KickStart I-V Characterizer*®.
5. Dispositivos semiconductores por medir (varios), hojas de datos.
6. Un número apropiado de participantes es máximo 18.
7. Medio de transporte para los participantes, desde la sede oficial SEES-CINVESTAV a la UAM-Azcapotzalco.
8. Lunch.

Programa:

IEEE EDS Escuela de Verano en Dispositivos Semiconductores, Circuitos Integrados y Tecnologías Microelectrónicas Emergentes 2026

Periodo: 6 al 10 de julio de 2026
Temática: Dispositivos semiconductores y circuitos electrónicos
Acceso a: Laboratorios e instalaciones especializadas

Participación: 18 asistentes

Horario	Lunes, 6 de julio	Martes, 7 de julio	Horario	Miércoles, 8 de julio	Horario	Jueves, 9 de julio	Horario	Viernes, 10 de julio
8:30 - 8:50	Opening Ceremony							
8:50 - 9:45	Infineon		9:00 - 10:00	Kahoot!				
9:45 - 10:40	Merck	Micross ATP	10:00 - 11:00	Anyover	9:00 - 10:50	Micron Verificación de memorias	9:00 - 11:00	ASU Virtual
10:40 - 11:00	Break	Break	11:00 - 11:20	Break	10:50 - 11:10	Break		
11:00 - 12:30	QSM-Semiconductores Semiconductores Una Mirada al Estatus Actual de la Tecnología y el Mercado Global	Retos y control de procesos en la producción de diodos ultrarrápidos: Corrientes de fuga (IR) y voltaje de ruptura (Vbr)	11:20 - 12:20	KMOX Fundamentos de Operación del SMU Trazador de curvas para curvas IV	11:10 - 13:00	Intel Verificación en silicio		
12:30 - 14:00	Transporte / Lunch	Transporte / Lunch	12:20 - 14:00	Transporte / Lunch	13:00 - 14:00	Transporte / Lunch		
14:00 - 15:30	TEKTRONIX	ANSYS Numerical	14:00 - 15:30	Pruebas eléctricas Dispositivos semiconductores comerciales con SMU-2450 de Keithley	14:00 - 15:30	ANSYS Electronics Desktop		
15:30 - 15:45	Break	Break	15:30 - 16:00	Break	15:30 - 16:00	Break		
15:45 - 17:15	TEKTRONIX	ANSYS Numerical	16:00 - 17:30	Pruebas eléctricas Dispositivos semiconductores comerciales con SMU-2450 de Keithley	16:00 - 17:30	ANSYS Electronics Desktop		

Entregables: Constancia de participación.

Instructores:

Dr. Mario Fco. Avila Meza	UAM-Azcapotzalco
Ing. Jesús Rodríguez	TEKTRONIX - KMOX

TALLER 6: SIMULACIÓN DE DISPOSITIVOS EN CHIP CON ANSYS ELECTRONICS DESKTOP

Descripción:

Recursos:

- 1. Sala de cómputo equipada con 20 PCs.
- 2. Pizarrón, computadora y proyector para el expositor.
- 3. Software *ANSYS ELECTRONICS DESKTOP®*.
- 4. Un número apropiado de participantes es máximo 18.
- 5. Medio de transporte para los participantes, desde la sede oficial SEES-CINVESTAV a la UAM-Azcapotzalco.
- 6. Lunch.

Programa:

IEEE EDS Escuela de Verano en Dispositivos Semiconductores, Circuitos Integrados y Tecnologías Microelectrónicas Emergentes 2026

Periodo: 6 al 10 de julio de 2026
Temática: Dispositivos semiconductores y circuitos electrónicos
Acceso a: Laboratorios e instalaciones especializados

Participación: 18 asistentes

Horario	Lunes, 6 de julio	Martes, 7 de julio	Horario	Miércoles, 8 de julio	Horario	Jueves, 9 de julio	Horario	Viernes, 10 de julio
8:30 - 8:50	Opening Ceremony							
8:50 - 9:45	Infineon		9:00 - 10:00	Kahoot!	9:00 - 10:50	Micron Verificación de memorias	9:00 - 11:00	ASU Virtual
9:45 - 10:40	Merck	Microass ATP	10:00 - 11:00	Anyover				
10:40 - 11:00	Break	Break	11:00 - 11:20	Break	10:50 - 11:10	Break		
11:00 - 12:30	QSM-Semiconductores Semiconductores Una Mirada al Estatus Actual de la Tecnología y el Mercado Global	Retos y control de procesos en la producción de diodos ultrarrápidos: Corrientes de fuga (IR) y voltaje de ruptura (Vbr)	11:20 - 12:20	KMOX Fundamentos de Operación del SMU Trazador de curvas para curvas IV	11:10 - 13:00	Intel Verificación en sitio		
12:30 - 14:00	Transporte / Lunch	Transporte / Lunch	12:20 - 14:00	Transporte / Lunch	13:00 - 14:00	Transporte / Lunch		
14:00 - 15:30	TEKTRONIX	ANSYS Numerical	14:00 - 15:30	Pruebas eléctricas Dispositivos semiconductores comerciales con SMU-2450 de Keithley	14:00 - 15:30	ANSYS Electronics Desktop		
15:30 - 15:45	Break	Break	15:30 - 16:00	Break	15:30 - 16:00	Break		
15:45 - 17:15	TEKTRONIX	ANSYS Numerical	16:00 - 17:30	Pruebas eléctricas Dispositivos semiconductores comerciales con SMU-2450 de Keithley	16:00 - 17:30	ANSYS Electronics Desktop		

Entregables: Constancia de participación.

Instructores:

Dr. José Valdés Rayón	UAM-Azcapotzalco
-----------------------	------------------

TALLER 7: LNuynt Multi-Project Wafer: Practical Tutorial

Descripción: FlexMPW-Sense es un servicio de fabricación de oblea multiproyecto (MPW) sobre sustratos flexibles, enfocado en el desarrollo y validación de sensores flexibles para aplicaciones emergentes. El esquema MPW permite a diversos usuarios compartir el mismo proceso de fabricación. Este servicio permite integrar múltiples diseños de sensores en un mismo lote de fabricación, optimizando recursos y facilitando el acceso a tecnologías de electrónica flexible, sin requerir inversiones en equipos especializados por parte del usuario. FlexMPW-Sense está orientado a sensores para wearables, IoT (Internet de las cosas), monitoreo ambiental, salud y aplicaciones industriales, donde la flexibilidad mecánica, bajo peso y conformabilidad son atributos clave. A través de procesos controlados y tecnologías maduras, FlexMPW-Sense proporciona un entorno confiable para la experimentación, validación funcional y demostración tecnológica, acelerando la transición de conceptos a prototipos funcionales.

Recursos:

1. Equipo de proyección.
2. 20 personas.

Programa:

IEEE EDS Escuela de Verano en Dispositivos Semiconductores, Circuitos Integrados y Tecnologías Microelectrónicas Emergentes 2026

Periodo: 6 al 10 de julio de 2026

Temática: Fabricación de dispositivos semiconductores y diseño de circuitos electrónicos

Acceso a: Laboratorios e instalaciones especializados

Participación: 15 asistentes

Horario	Lunes, 6 de julio	Martes, 7 de julio	Horario	Miércoles, 8 de julio	Horario	Jueves, 9 de julio	Horario	Viernes, 10 de julio
8:30 - 8:50	Opening Ceremony							
8:50 - 9:45	Infineon		9:00 - 10:00	Kahoot!				
9:45 - 10:40	Merck	Micros ATP	10:00 - 11:00	Anyover	9:00 - 10:50	Micron Verificación de memorias	9:00 - 11:00	ASU Virtual
10:40 - 11:00	Break	Break	11:00 - 11:20	Break	10:50 - 11:10	Break		
11:00 - 12:30	QSM-Semiconductores Semiconductores <i>Una Mirada al Estado Actual de la Tecnología y el Mercado Global</i>	Retos y control de procesos en la producción de diodos ultrarrápidos: Corrientes de fuga (IR) y voltaje de ruptura (Vbr)	11:20 - 12:20	KMOX Fundamentos de Operación del SMU Trazador de curvas para curvas IV	11:10 - 13:00	Intel Verificación en silicio		
12:30 - 14:00	Transporte / Lunch	Transporte / Lunch	12:20 - 14:00	Transporte / Lunch	13:00 - 14:00	Transporte / Lunch		
14:00 - 16:00	Introducción a cuartos limpios	Diseño de RTDs	14:00 - 16:00	Fabricación y Caracterización	14:00 - 16:00	Diseño de PCBs		
16:00 - 18:00	Introducción a cuartos limpios	Diseño de RTDs	16:00 - 18:00	Fabricación y Caracterización	16:00 - 18:00	Diseño de PCBs		

Entregables: Constancia de participación.

Instructores:

Dr. Norberto Hernández Como	CNMN-IPN
Dr. Jesús Javier Alcantar Peña	CIDESI
Dra. Haydeé González Martínez	CNMN-IPN

M. en C. Francisco Javier Hernández Cuevas	CNMN-IPN
Quetzalcoatl Xchel Olivares López	QVLabs

TALLER 8: Electrical parameters extraction and modeling of semiconductor devices

Descripción: Tiene como objetivo introducir a los participantes en la caracterización eléctrica y modelado de dispositivos semiconductores de película delgada mediante la medición de transistores, capacitores y resistencias utilizando un sistema de medición eléctrica. A partir de la adquisición y procesamiento de curvas características I-V y C-V, se realizará la extracción de parámetros eléctricos de desempeño y el modelado de los dispositivos para generar modelos compatibles con simuladores SPICE, permitiendo su análisis y validación en simulaciones electrónicas. El taller tendrá un enfoque práctico y aplicado.

Recursos:

1. Laboratorio de mediciones eléctricas con acceso a instrumentación para caracterización de dispositivos semiconductores (CNMN).
2. Equipo de cómputo y proyector para la presentación de contenidos y demostraciones experimentales.
3. Computadora portátil personal por participante.
4. Software para procesamiento y análisis de datos (por definir)
5. 22 personas

Programa:

IEEE EDS Escuela de Verano en Dispositivos Semiconductores, Circuitos Integrados y Tecnologías Microelectrónicas Emergentes 2026

Periodo: 6 al 10 de julio de 2026

Temática: Caracterización y modelado de dispositivos semiconductores

Acceso a: Laboratorios e instalaciones especializados

Participación: 17 asistentes

Horario	Lunes, 6 de julio	Martes, 7 de julio	Horario	Miércoles, 8 de julio	Horario	Jueves, 9 de julio	Horario	Viernes, 10 de julio
8:30 - 8:50	Opening Ceremony							
8:50 - 9:45	Infineon		9:00 - 10:00	Kahoot!				
9:45 - 10:40	Merck	Micros ATP	10:00 - 11:00	Anyover	9:00 - 10:50	Micron Verificación de memorias	9:00 - 11:00	ASU Virtual
10:40 - 11:00	Break	Break	11:00 - 11:20	Break	10:50 - 11:10	Break		
11:00 - 12:30	QSM-Semiconductores Semiconductores Una Mirada al Estatus Actual de la Tecnología y el Mercado Global	Retos y control de procesos en la producción de diodos ultrarrápidos: Corrientes de fuga (IR) y voltaje de ruptura (Vbr)	11:20 - 12:20	KMOX Fundamentos de Operación del SMU Trazador de curvas para curvas IV	11:10 - 13:00	Intel Verificación en silicio		
12:30 - 14:00	Transporte / Lunch	Transporte / Lunch	12:20 - 14:00	Transporte / Lunch	13:00 - 14:00	Transporte / Lunch		
14:00 - 16:00	Introduction/Measurements Parameters extraction Resistor	Introduction/Measurements Parameters extraction Capacitor	14:00 - 16:00	Introduction/Measurements Parameters extraction Thin Film Transistor	14:00 - 16:00	Modeling		
16:00 - 18:00	Introduction/Measurements Parameters extraction Resistor	Introduction/Measurements Parameters extraction Capacitor	16:00 - 18:00	Introduction/Measurements Parameters extraction Thin Film Transistor	16:00 - 18:00	Modeling		

Entregables: Constancia de participación.

Instructores:

Dr. Isai Salvador Hernandez Luna	CNMN-IPN
Dr. Arturo Torres Sánchez	CNMN-IPN
Dr. Cuauhtémoc León Puertos	CNMN-IPN
M. en C. Abril Abilene García Soriano	ESIQIE-IPN
M. en C. Leonardo Sebastian Sanchez Fernandez	ESIQIE-IPN